

(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

H219-EP

(51) Int. Cl. 6
G09G 3/28

(45) 공고일자 1999년10월01일
(11) 공고번호 10-0222203
(24) 등록일자 1999년07월02일

(21) 출원번호	10-1997-0008929	(65) 공개번호	특1998-0073575
(22) 출원일자	1997년03월17일	(43) 공개일자	1998년11월05일
(73) 특허권자	엘지전자주식회사 구자홍 서울특별시 영등포구 여의도동 20번지		
(72) 발명자	문성학 경기도 군포시 산본2동 개나리 아파트 1325-102호		
(74) 대리인	박병창		
심사관 : 이상목			

(54) AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리(recovery) 서스테인 회로

요약

본 발명은 AC 플라즈마 디스플레이 패널의 로드 커패시터(load capacitor)에 V_O 전압의 서스테인 펄스를 공급하는 제 1, 2 에너지 리커버리 서스테인 구동부로 구성되고, 각 구동부는 출력단자와, 인덕터와, 제 1 커패시터와, 제 2 커패시터와, 제 1 커패시터 방전수단과, 제 2 커패시터 방전수단과, 제 1 커패시터 충전수단과, 제 2 커패시터 충전수단과, 제 1 내지 4 전압 유지수단으로 구성된 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로에 관한 것으로서, 로드 커패시터의 방전 에너지를 일시 저장하는 커패시터를 다수개 구비하여 로드 커패시터를 여러번에 걸쳐 충전시키기 때문에 패널의 서스테인 구동시 종래 기술보다 소비 전력이 절감되고, 패널의 서스테인 구동시 로드 커패시터와 주고받는 충전 및 방전 에너지를 로드 커패시터의 커패시턴스 변화에 대해 선형적으로 보상하는 구성요소를 별도로 구비하여 로드 커패시터의 커패시턴스 변화에 관계없이 패널에 일정한 형태의 서스테인 펄스 파형을 공급하기 때문에 에너지 손실의 저감 효율을 향상시킬 수 있고, 패널의 안정된 서스테인 구동을 가능하게 하는 효과가 있다.

대표도

도3

명세서

도면의 간단한 설명

도 1은 종래 기술에 의한 2-스텝(step)형 에너지 리커버리(recovery) 서스테인 회로의 회로 구성도, 도 2는 도 1에 도시된 출력단자의 전압 파형도, 인덕터에 흐르는 전류 파형도 및 그와 연계된 제 1 내지 4 스위칭수단의 스위칭 타이밍도, 도 3은 본 발명의 제 1 실시예에 의한 3-스텝형 에너지 리커버리 서스테인 회로의 회로 구성도, 도 4는 도 3에 도시된 출력단자의 전압 파형도, 인덕터에 흐르는 전류 파형도 및 그와 연계된 제 1 내지 10 스위칭수단의 스위칭 타이밍도, 도 5는 본 발명의 제 2 실시예에 의한 3-스텝형 에너지 리커버리 서스테인 회로 중 일부 회로 구성도, 도 6은 본 발명의 제 3 실시예에 의한 3-스텝형 에너지 리커버리 서스테인 회로 중 일부 회로 구성도.

* 도면의 주요부분에 대한 부호의 설명 50,70 : 제 1, 2 에너지 리커버리 서스테인 구동부 C_L : 로드 커패시터(load capacitor) OUT : 출력단자 L0 : 인덕터 C1, C2 : 제 1, 2 커패시터 51 : 제 1 커패시터 방전수단 53 : 제 2 커패시터 방전수단 55 : 제 2 커패시터 충전수단 57 : 제 1 커패시터 충전수단 52,54,56,58 : 제 1 내지 4 전압 유지수단 61,62 : 제 1, 2 언더 슈트 방지수단 63,64 : 제 1, 2 언더 슈트 방지수단 Q1 내지 Q10 : 제 1 내지 10 스위칭수단 81 : 아날로그/디지털 변환부 82 : 메모리부 83 : 디지털 화상 데이터 감지부 84,94 : 에너지 보상부 84a,94a : 제어수단 L1 내지 L4 : 보상용 인덕터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야 종래기술

본 발명은 AC(Alternating Current) 플라즈마 디스플레이 패널을 위한 저전력 구동회로에 관한 것으로서, 특히 AC 플라즈마 디스플레이

이 패널의 서스테인 구동시 패널의 로드 커패시터(load capacitor)가 방전할 때 손실되는 에너지를 회수하여 일시 저장하고 있다가 그 에너지를 상기 로드 커패시터의 다음 충전 에너지로 공급함으로써 에너지 손실을 저감시키는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리(recovery) 서스테인 회로에 관한 것이다.

일반적으로 AC 플라즈마 디스플레이 패널은 각 방전셀의 내부에서 일어나는 기체 방전현상을 이용하여 화상을 표시하는 발광형 소자의 일종으로서, 제조공정이 간단하고 화면의 대형화가 용이하며 응답속도가 빨라 대형 화면을 가지는 직시형 화상 표시장치 특히, HDTV(High Definition TeleVision) 시대를 지향한 화상 표시장치의 표시소자로 각광받고 있다.

또한, 상기 AC 플라즈마 디스플레이 패널은 전극, 유전체층, 방전가스 등을 구비하여 그 자체가 충전 및 방전 작용을 하는 용량성 즉, 로드 커패시터로 작용한다.

한편, 상기 AC 플라즈마 디스플레이 패널은 구동시 즉, 로드 커패시터의 충전 및 방전시 많은 전력이 소모되고, 그와 같은 전력 소모는 패널의 인치가 클수록 증가하여 AC 플라즈마 디스플레이 패널의 대중화에 큰 장애 요인으로 작용하였다.

이에, 상기 AC 플라즈마 디스플레이 패널을 구동시키는 구동회로의 저 소비 전력화를 추구하기 위하여 패널의 서스테인 구동시 일반적인 서스테인 회로대신 에너지 리커버리 서스테인 회로를 사용하는 것이 제안되었다.

상기 에너지 리커버리 서스테인 회로는 패널의 로드 커패시터와 함께 LC 공진회로를 형성하는 인덕터를 구비하여 로드 커패시터의 방전시 손실되는 에너지를 상기 인덕터를 통해 회수하여 일시 저장하고 있다가 그 에너지를 로드 커패시터의 다음 충전 에너지로 공급함으로써 패널의 서스테인 구동시 에너지 손실을 저감시키는 회로이다.

종래 기술에 의한 에너지 리커버리 서스테인 회로 중 하나인 2-스텝(step)형 에너지 리커버리 서스테인 회로는 도 1에 도시된 바와 같이 AC 플라즈마 디스플레이 패널의 로드 커패시터(C_L)에 V_0 전압의 서스테인 펄스를 공급하는 제 1, 2 에너지 리커버리 서스테인 구동부(10, 20)로 구성되고, 상기 제 1 에너지 리커버리 서스테인 구동부(10)와 제 2 에너지 리커버리 서스테인 구동부(20)의 구성은 동일하다.

즉, 상기 제 1, 2 에너지 리커버리 서스테인 구동부(10, 20)는 각각 로드 커패시터(C_L)와 연결된 출력단자(OUT)와, 상기 출력 단자(OUT)를 통해 일단이 상기 로드 커패시터(C_L)와 연결되어 LC 공진회로를 형성하는 인덕터(L0)와, 상기 로드 커패시터(C_L)보다 큰 커패시턴스를 가지는 동시에 일단이 접지와 연결되어

$$\frac{V_0}{2}$$

전압을 충전 및 방전하는 커패시터(C_1)와, 상기 커패시터(C_1)의 타단과 상기 인덕터(L0)의 타단 사이에 연결되어 상기 로드 커패시터(C_L)가 0에서 V_0 전압까지 충전되도록 상기 커패시터(C_1)에 충전되어 있던

$$\frac{V_0}{2}$$

전압을 방전시키는 커패시터 방전수단(11)과, 상기 출력단자(OUT)에 연결되어 상기 로드 커패시터(C_L)가 V_0 전압까지 충전되면 상기 로드 커패시터(C_L)의 양단 전압(V_L)을 V_0 로 유지시키는 제 1 전압 유지수단(12)과, 상기 커패시터(C_1)의 타단과 상기 인덕터(L0)의 타단 사이에 연결되어 상기 로드 커패시터(C_L)에 충전되어 있던 V_0 전압을 0 전압까지 방전시켜 상기 커패시터(C_1)에

$$\frac{V_0}{2}$$

전압을 충전시키는 커패시터 충전수단(13)과, 상기 출력단자(OUT)에 연결되어 상기 로드 커패시터(C_L)가 0 전압까지 방전되면 상기 로드 커패시터(C_L)의 양단 전압(V_L)을 0으로 유지시키는 제 2 전압 유지수단(14)으로 구성된다.

상기에서 커패시터 방전수단(11)은 커패시터(C_1)의 타단에 일단이 연결되어 로드 커패시터(C_L)가 0에서 V_0 전압까지 충전되는 동안 턴온(turn on)되는 제 1 스위칭수단(Q1)과, 상기 제 1 스위칭수단(Q1)의 타단에 애노드가 연결되고 인덕터(L0)의 타단에 캐소드가 연결되어 상기 제 1 스위칭수단(Q1)의 턴온 기간에 상기 커패시터(C_1)의 방전 전류(I_L)를 상기 제 1 스위칭수단(Q1)을 통해 입력받아 상기 인덕터(L0)로 출력하는 제 1 다이오드(D1)로 구성되고; 상기 커패시터 충전수단(13)은 상기 커패시터(C_1)의 타단에 일단이 연결되어 로드 커패시터(C_L)가 V_0 에서 0 전압까지 방전되는 동안 턴온되는 제 2 스위칭수단(Q2)과, 상기 제 2 스위칭수단(Q2)의 타단에 캐소드가 연결되고 상기 인덕터(L0)의 타단에 애노드가 연결되어 상기 제 1 스위칭수단(Q1)의 턴온 기간에 상기 로드 커패시터(C_L)의 방전 전류($-I_L$)를 상기 인덕터(L0)를 통해 입력받아 상기 제 2 스위칭수단(Q2)으로 출력하는 제 2 다이오드(D2)로 구성된다.

또한, 상기 제 1 전압 유지수단(12)은 V_0 전원과, 출력단자(OUT)에 캐소드가 연결된 제 3 다이오드(D3)와, 상기 제 3 다이오드(D3): 애노드에 일단이 연결되고 상기 V_0 전원에 타단이 연결되어 로드 커패시터(C_L)가 0에서 V_0 전압까지 충전되면 턴온되는 제 3 스위칭수단(Q3)으로 구성되고; 상기 제 2 전압 유지수단(14)은 상기 출력단자(OUT)에 애노드가 연결된 제 4 다이오드(D4)와, 상기 제 4 다이오드(D4)의 캐소드에 일단이 연결되고 타단이 접지와 연결되어 상기 로드 커패시터(C_L)가 V_0 에서 0 전압까지 방전되면 턴온되는 제 4 스위칭수단(Q4)으로 구성된다.

상기와 같이 구성된 종래 기술에 의한 2-스텝형 에너지 리커버리 서스테인 회로의 충전 및 방전 작용을 도 2를 참조하여 설명하면 다음과 같다.

상기 도 2에는 출력단자(OUT)의 전압(V_{OUT}) 파형과, 인덕터(L0)에 흐르는 전류(I_L) 파형과, 그와 연계된 제 1 내지 4 스위칭수단(Q1, Q2, Q3, Q4)의 스위칭 타이밍도가 각각 도시되어 있다.

먼저, 상기 2-스텝형 에너지 리커버리 시스템인 회로는 초기에 전체 시스템의 전원이 온(on)되어 로드 커패시터(C_L)에서 여러번의 방전이 계속 일어나면 상기 로드 커패시터(C_L)의 방전 전류가 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 인덕터(L0)를 통해 각각의 커패시터(C1)측으로 전달되어 각각의 커패시터(C1)에

$$\frac{V_o}{2}$$

전압이 충전된다.

상기와 같이 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 커패시터(C1)에 각각

$$\frac{V_o}{2}$$

전압이 충전되면 적정 시기에 2-스텝형 에너지 리커버리 시스템인 회로와 로드 커패시터(C_L)간의 충전 및 방전 작용이 주기적으로 이루어져 AC 플라즈마 디스플레이 패널의 에너지 리커버리 시스템인 구동이 수행된다. 이 때, 상기 로드 커패시터(C_L)에서 일어나는 방전이 AC 플라즈마 디스플레이 패널의 시스템인 방전이다.

아울러, 상기 2-스텝형 에너지 리커버리 시스템인 회로와 로드 커패시터(C_L)간에 이루어지는 충전 및 방전 작용의 1 주기는 서로 다른 작용을 하는 4개의 기간(T1 내지 T4)으로 구분된다.

<T1 기간>T1 기간은 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 커패시터(C1)가 방전하여 그 방전 에너지가 로드 커패시터(C_L)에 충전되는 기간으로서, 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 제 1 스위칭수단(Q1)만 턴온되고 나머지 스위칭수단들(Q2, Q3, Q4)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 제 1 스위칭수단(Q1)이 턴온되면 각각의 커패시터(C1)에 충전되어 있던

$$\frac{V_o}{2}$$

전압이 방전되면서 제 1 스위칭수단(Q1)과 제 1 다이오드(D1)와 인덕터(L0)를 통해 로드 커패시터(C_L)측으로 방전 전류(I_L)가 흐르게 되고, 결국 로드 커패시터(C_L)는 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)로부터 각각 공급되는 방전 전류(I_L)에 의해 T1 기간동안 V_o 전압까지 충전된다.

따라서, T1 기간에는 도 2에 도시된 바와 같이 출력단자(OUT)에 0에서 V_o 전압까지 상승하는 파형 즉, 서스테인 펄스의 상승구간이 나타난다.

<T2 기간>T2 기간은 T1 기간 이후 로드 커패시터(C_L)의 양단 전압(V_L)이 V_o 로 유지되어 상기 로드 커패시터(C_L)에 V_o 전압이 계속 충전되는 기간으로서, 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 제 3 스위칭수단(Q3)만 턴온되고 나머지 스위칭수단들(Q1, Q2, Q4)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 제 3 스위칭수단(Q3)이 턴온되면 V_o 전원의 전압이 제 3 스위칭수단(Q3)과 제 3 다이오드(D3)를 거쳐 출력단자(OUT)에 공급됨으로써 로드 커패시터(C_L)에는 V_o 전압이 계속 충전된다.

즉, T2 기간에는 커패시터(C1)의 양단 전압(V_1)이 로드 커패시터(C_L)의 양단 전압(V_L)보다 낮아 인덕터(L0)에는 더 이상 방전 전류(I_L)가 흐르지 않는다. 따라서, 상기 로드 커패시터(C_L)의 지속 충전을 위해서는 V_o 전원의 V_o 전압이 출력단자(OUT)에 공급되어야 한다.

따라서, T2 기간에는 도 2에 도시된 바와 같이 출력단자(OUT)에 V_o 전압으로 홀딩(holding)된 파형 즉, 서스테인 펄스의 V_o 전압 지속구간이 나타난다.

<T3 기간>T3 기간은 T2 기간 이후 로드 커패시터(C_L)가 방전되어 그 에너지가 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 커패시터(C1)에 각각 충전되는 기간으로서, 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 제 2 스위칭수단(Q2)만 턴온되고 나머지 스위칭수단들(Q1, Q3, Q4)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 제 2 스위칭수단(Q2)이 턴온되면 로드 커패시터(C_L)에 충전되어 있던 V_o 전압이 방전되면서 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 인덕터(L0)와 제 2 다이오드(D2)와 제 2 스위칭수단(Q2)을 통해 각각의 커패시터(C1)측으로 방전 전류($-I_L$)가 흐르게 되고, 결국 각각의 커패시터(C1)에는 로드 커패시터(C_L)로부터 공급되는 방전 전류($-I_L$)에 의해 T3 기간동안

$$\frac{V_o}{2}$$

전압이 충전된다.

따라서, T3 기간에는 도 2에 도시된 바와 같이 출력단자(OUT)에 V_o 에서 0 전압까지 하강하는 파형 즉, 서스테인 펄스의 하강구간이 나타난다.

<T4 기간>T4 기간은 T3 기간 이후 로드 커패시터(C_L)의 양단 전압(V_L)이 0 으로 유지되는 기간으로서, 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 제 4 스위칭수단(Q4)만 턴온되고 나머지 스위칭수단들(Q1, Q2, Q3)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 제 4 스위칭수단(Q4)이 턴온되면 제 2 전압 유지수단(14)에 의해 출력단자(OUT)의 전압이 0 으로 유지됨으로써 로드 커패시터(C_L)의 양단 전압(V_L)이 0 으로 유지된다.

이 때, 상기 로드 커패시터(C_L)의 양단 전압(V_L)은 제 1, 2 에너지 리커버리 시스템인 구동부(10, 20)의 커패시터(C1) 양단 전압(V_1)보다 낮기 때문에 각각의 인덕터(L0)에는 더 이상 방전 전류($-I_L$)가 흐르지 않는다.

아울러, T4 기간에는 도 2에 도시된 바와 같이 출력단자(OUT)에 0 전압으로 홀딩된 파형 즉, 시스템인 펄스의 0 전압 지속구간이 나타난다.

결과적으로 T1 기간에서 T4 기간동안 AC 플라즈마 디스플레이 패널의 로드 커패시터(C_L)에 공급되는 시스템인 파형의 기본 형태는 도 2에 도시된 출력단자(OUT)의 전압(V_{OUT}) 파형에서 알 수 있듯이 구형 펄스이고, 상기 구형 펄스의 상승구간(T1 기간)과 하강구간(T3 기간)에는 인덕터(L0)의 인덕턴스와 로드 커패시터(C_L)의 커패시턴스와 커패시터(C1)의 커패시턴스에 의해 결정되는 공진 주파수로 발진하는 사인파의 세그먼트가 각각 나타난다.

상기와 같이 외부 용량인 커패시터(C1)를 구비하여 로드 커패시터(C_L)의 방전 에너지를 일시 저장하고 있다가 그 에너지를 로드 커패시터(C_L)의 다음 충전 에너지로 공급하면 에너지 리커버리 작용을 하지 않는 기존의 시스템인 회로보다 에너지 손실이 절감되고, 소비 전력이 줄어든다.

예를 들어, 주파수 f_0 로 구동되면서 에너지 리커버리 작용을 하지 않는 기존의 시스템인 회로는 시스템인 펄스 발생시 $P = C_L V_O^2 f_0$ 의 전력이 소모되는 반면, 종래 기술에 의한 2-스텝형 에너지 리커버리 시스템인 회로는 시스템인 펄스 발생시 $P = C_L$

$$\frac{V_O}{2}$$

$2f_0$ 의 전력이 소모되므로 2-스텝형 에너지 리커버리 시스템인 회로의 소비 전력이 기존의 시스템인 회로보다 절감되는 것을 쉽게 알 수 있다(단, C_L : 로드 커패시터의 커패시턴스, V_O : 시스템인 구동 전압, f_0 : 구동 주파수).

그러나, 종래에는 2-스텝형 에너지 리커버리 시스템인 회로의 에너지 리커버리 작용에 따라 패널 구동회로의 소비 전력이 절감된다 하더라도 여전히 패널의 구동에 많은 전력이 소모되어 각종 비용의 상승 요인으로 작용하기 때문에 소비 전력을 더 줄일 수 있는 방법의 모색이 필요하였다.

발명이 이루고자하는 기술적 과제

본 발명은 상기와 같은 필요에 의해 안출된 것으로서, 외부 용량인 커패시터를 다수개 구비하여 로드 커패시터의 방전 에너지를 일정 비율로 나누어 저장하고 있다가 로드 커패시터의 다음 충전시 각 커패시터에 저장된 에너지를 이용하여 로드 커패시터를 여러번에 걸쳐 충전시킴으로써 소비 전력의 추가 절감을 가능하게 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 시스템인 회로를 제공함에 그 목적이 있다.

본 발명의 또 다른 목적은 AC 플라즈마 디스플레이 패널의 부하(load) 변동에 관계없이 패널에 일정한 형태의 시스템인 펄스 파형을 공급함으로써 에너지 손실의 저감 효율을 향상시킬 수 있고 패널의 안정된 시스템인 구동을 가능하게 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 시스템인 회로를 제공함에 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위하여 본 발명에 의한 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 시스템인 회로는 AC 플라즈마 디스플레이 패널의 로드 커패시터에 V_O 전압의 시스템인 펄스를 공급하는 제 1, 2 에너지 리커버리 시스템인 구동부로 구성된 에너지 리커버리 시스템인 회로에 있어서, 상기 제 1, 2 에너지 리커버리 시스템인 구동부는 각각 상기 로드 커패시터와 연결된 출력단자와, 상기 출력단자를 통해 상기 로드 커패시터와 연결되어 공진회로를 형성하는 인덕터와,

$$\frac{V_O}{4}$$

전압을 충전 및 방전하는 제 1 커패시터와,

$$\frac{3V_O}{4}$$

전압을 충전 및 방전하는 제 2 커패시터와, 상기 제 1 커패시터와 인덕터 사이에 연결되어 상기 로드 커패시터가 0 에서

$$\frac{V_O}{2}$$

전압까지 충전되도록 상기 제 1 커패시터에 충전되어 있던

$$\frac{V_O}{4}$$

전압을 방전시키는 제 1 커패시터 방전수단과, 상기 출력단자에 연결되어 상기 로드 커패시터가

$$\frac{V_o}{2}$$

전압까지 충전되면 상기 로드 커패시터의 양단 전압을

$$\frac{V_o}{2}$$

로 유지시키는 제 1 전압 유지수단과, 상기 제 2 커패시터와 인덕터 사이에 연결되어 상기 로드 커패시터가

$$\frac{V_o}{2}$$

에서 V_o 전압까지 충전되도록 상기 2 커패시터에 충전되어 있던

$$\frac{3V_o}{4}$$

전압을 방전시키는 제 2 커패시터 방전수단과, 상기 출력단자에 연결되어 상기 로드 커패시터가 V_o 전압까지 충전되면 상기 로드 커패시터의 양단 전압을 V_o 로 유지시키는 제 2 전압 유지수단과, 상기 제 2 커패시터와 인덕터 사이에 연결되어 상기 로드 커패시터에 충전되어 있던 V_o 전압을

$$\frac{V_o}{2}$$

전압까지 1차 방전시켜 상기 제 2 커패시터에

$$\frac{3V_o}{4}$$

전압을 충전시키는 제 2 커패시터 충전수단과, 상기 출력단자에 연결되어 상기 로드 커패시터가

$$\frac{V_o}{2}$$

전압까지 방전되면 상기 로드 커패시터의 양단 전압을

$$\frac{V_o}{2}$$

로 유지시키는 제 3 전압 유지수단과, 상기 제 1 커패시터와 인덕터 사이에 연결되어 상기 로드 커패시터의 1차 방전 후 상기 로드 커패시터에 남아 있던

$$\frac{V_o}{2}$$

전압을 0 전압까지 2차 방전시켜 상기 제 1 커패시터에

$$\frac{V_o}{4}$$

전압을 충전시키는 제 1 커패시터 충전수단과, 상기 출력단자에 연결되어 상기 로드 커패시터가 0 전압까지 방전되면 상기 로드 커패시터의 양단 전압을 0 으로 유지시키는 제 4 전압 유지수단으로 구성된 것을 특징으로 한다.

본 발명은 실시예에 의하면 상기 로드 커패시터가 V_o 에서

$$\frac{V_o}{2}$$

전압까지 방전되는 동안 상기 서스테인 펄스 파형에 언더 슈트(under shoot)가 나타나는 것을 방지하고, 상기 로드 커패시터가

$$\frac{V_o}{2}$$

전압까지 방전되면 상기 제 3 전압 유지수단과 함께 상기 로드 커패시터의 양단 전압을

$$\frac{V_o}{2}$$

로 유지시키는 제 1 언더 슈트 방지수단과; 상기 로드 커패시터가

$$\frac{V_o}{2}$$

에서 0 전압까지 방전되는 동안에는 상기 서스테인 펄스 파형에 언더 슈트가 나타나는 것을 방지하고, 상기 로드 커패시터가 0 전압까지 방전되면 상기 제 4 전압 유지수단과 함께 상기 로드 커패시터의 양단 전압을 0 으로 유지시키는 제 2 언더 슈트 방지수단과; 상기 로드 커패시터가 0 에서

$$\frac{V_o}{2}$$

전압까지 충전되는 동안 상기 서스테인 펄스 파형에 오버 슈트(over shoot)가 나타나는 것을 방지하는 제 1 오버 슈트 방지수단과; 상기 로드 커패시터가

$$\frac{V_o}{2}$$

에서 V_o 전압까지 충전되는 동안 상기 서스테인 펄스 파형에 오버 슈트가 나타나는 것을 방지하는 제 2 오버 슈트 방지수단을 더 포함하여 구성되는 것이 바람직하다.

또한, 본 발명은 아날로그 화상 데이터를 디지털화하여 출력하는 아날로그/디지털 변환부와, 상기 아날로그/디지털 변환부에서 출력

되는 디지털 화상 데이터를 저장하는 메모리부와, 상기 메모리부에 저장된 디지털 화상 데이터 중 어드레스 방전을 일으킬 수 있는 비트의 개수를 감지하는 디지털 화상 데이터 감지부와, 상기 디지털 화상 데이터 감지부에서 감지된 비트의 개수에 따라 상기 로드 커패시터의 커패시턴스를 판단한 다음 그 값에 대해 상기 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량을 선형적으로 보상하여 상기 로드 커패시터의 커패시턴스 변화에 관계없이 상기 서스테인 펄스의 상승시간과 하강시간을 일정하게 하는 에너지 보상부를 더 포함하여 구성되는 것이 바람직하다.

이하, 본 발명에 의한 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로의 바람직한 실시예를 첨부한 도면을 참조하여 상세히 설명한다.

<제 1 실시예>본 발명의 제 1 실시예에 의한 에너지 리커버리 서스테인 회로는 3-스텝형으로서, 도 3에 도시된 바와 같이 AC 플라즈마 디스플레이 패널의 로드 커패시터(C_L)에 V_O 전압의 서스테인 펄스를 공급하는 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)로 구성되고, 상기 제 1 에너지 리커버리 서스테인 구동부(50)와 제 2 에너지 리커버리 서스테인 구동부(70)의 구성은 동일하다.

즉, 상기 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)는 각각 로드 커패시터(C_L)와 연결된 출력단자(OUT)와, 상기 출력단자(OUT)를 통해 일단이 상기 로드 커패시터(C_L)와 연결되어 LC 공진회로를 형성하는 인덕터(L0)와, 상기 로드 커패시터(C_L)보다 큰 커패시턴스를 가지는 동시에 일단이 접지와 연결되어

$$\frac{V_O}{4}$$
 전압을 충전 및 방전하는 제 1 커패시터(C1)와, 상기 로드 커패시터(C_L)보다 큰 커패시턴스를 가지는 동시에 일단이 접지와 연결되어

$$\frac{3V_O}{4}$$
 전압을 충전 및 방전하는 제 2 커패시터(C2)와, 상기 제 1 커패시터(C1)의 타단과 상기 인덕터(L0)의 타단 사이에 연결되어 상기 로드 커패시터(C_L)가 0 에서

$$\frac{V_O}{2}$$
 전압까지 충전되도록 상기 제 1 커패시터(C1)에 충전되어 있던

$$\frac{V_O}{4}$$
 전압을 방전시키는 제 1 커패시터 방전수단(51)과, 상기 출력단자(OUT)에 연결되어 상기 로드 커패시터(C_L)가

$$\frac{V_O}{2}$$
 전압까지 충전되면 상기 로드 커패시터(C_L)의 양단 전압(V_L)을

$$\frac{V_O}{2}$$
 로 유지시키는 제 1 전압 유지수단(52)과, 상기 제 2 커패시터(C2)의 타단과 상기 인덕터(L0)의 타단 사이에 연결되어 상기 로드 커패시터(C_L)가

$$\frac{V_O}{2}$$
 에서 V_O 전압까지 충전되도록 상기 제 2 커패시터(C2)에 충전되어 있던

$$\frac{3V_O}{4}$$
 전압을 방전시키는 제 2 커패시터 방전수단(53)과, 상기 출력단자(OUT)에 연결되어 상기 로드 커패시터(C_L)가 V_O 전압까지 충전되면 상기 로드 커패시터(C_L)의 양단 전압(V_L)을 V_O 로 유지시키는 제 2 전압 유지수단(54)과, 상기 제 2 커패시터(C2)의 타단과 상기 인덕터(L0)의 타단 사이에 연결되어 상기 로드 커패시터(C_L)에 충전되어 있던 V_O 전압을

$$\frac{V_O}{2}$$
 전압까지 1차 방전시켜 상기 제 2 커패시터(C2)에

$$\frac{3V_O}{4}$$
 전압을 충전시키는 제 2 커패시터 충전수단(55)과, 상기 출력단자(OUT)에 연결되어 상기 로드 커패시터(C_L)가

$$\frac{V_O}{2}$$
 전압까지 방전되면 상기 로드 커패시터(C_L)의 양단 전압(V_L)을

$$\frac{V_O}{2}$$
 로 유지시키는 제 3 전압 유지수단(56)과, 상기 제 1 커패시터(C1)의 타단과 상기 인덕터(L0)의 타단 사이에 연결되어 상기 로드 커패시터(C_L)의 1차 방전 후 상기 로드 커패시터(C_L)에 남아 있던

$$\frac{V_O}{2}$$
 전압을 0 전압까지 2차 방전시켜 상기 제 1 커패시터(C1)에

$$\frac{V_o}{4}$$

전압을 충전시키는 제 1 커패시터 충전수단(57)과, 상기 출력단자(OUT)에 연결되어 상기 로드 커패시터(C_L)가 0 전압까지 방전되면 상기 로드 커패시터(C_L)의 양단 전압(V_L)을 0 으로 유지시키는 제 4 전압 유지수단(58)으로 구성된다.

상기에서 제 1 커패시터 방전수단(51)은 제 1 커패시터(C_1)의 타단에 일단이 연결되어 로드 커패시터(C_L)가 0 에서

$$\frac{V_o}{2}$$

전압까지 충전되는 동안 턴온되는 제 1 스위칭수단(Q_1)과, 상기 제 1 스위칭수단(Q_1)의 타단에 애노드가 연결되고 인덕터(L_0)의 타단에 캐소드가 연결되어 상기 제 1 스위칭수단(Q_1)의 턴온 기간에 제 1 커패시터(C_1)의 방전 전류(I_L)를 상기 제 1 스위칭수단(Q_1)을 통해 입력받아 상기 인덕터(L_0)로 출력하는 제 1 다이오드(D_1)로 구성된다.

상기 제 2 커패시터 방전수단(53)은 제 2 커패시터(C_2)의 타단에 일단이 연결되어 로드 커패시터(C_L)가

$$\frac{V_o}{2}$$

에서 V_o 전압까지 충전되는 동안 턴온되는 제 2 스위칭수단(Q_2)과, 상기 제 2 스위칭수단(Q_2)의 타단에 애노드가 연결되고 인덕터(L_0)에 캐소드가 연결되어 상기 제 2 스위칭수단(Q_2)의 턴온 기간에 상기 제 2 커패시터(C_2)의 방전 전류(I_L)를 상기 제 2 스위칭수단(Q_2)을 통해 입력받아 상기 인덕터(L_0)로 출력하는 제 2 다이오드(D_2)로 구성된다.

상기 제 2 커패시터 충전수단(55)은 제 2 커패시터(C_2)에 일단이 연결되어 로드 커패시터(C_L)가 V_o 에서

$$\frac{V_o}{2}$$

전압까지 방전되는 동안 턴온되는 제 3 스위칭수단(Q_3)과, 상기 제 3 스위칭수단(Q_3)의 타단에 캐소드가 연결되고 인덕터(L_0)에 애노드가 연결되어 상기 제 3 스위칭수단(Q_3)의 턴온 기간에 상기 로드 커패시터(C_L)의 방전 전류($-I_L$)를 상기 인덕터(L_0)를 통해 입력받아 상기 제 3 스위칭수단(Q_3)으로 출력하는 제 3 다이오드(D_3)로 구성된다.

상기 제 1 커패시터 충전수단(57)은 제 1 커패시터(C_1)에 일단이 연결되어 로드 커패시터(C_L)가

$$\frac{V_o}{2}$$

에서 0 전압까지 방전되는 동안 턴온되는 제 4 스위칭수단(Q_4)과, 상기 제 4 스위칭수단(Q_4)의 타단에 캐소드가 연결되고 인덕터(L_0)에 애노드가 연결되어 상기 제 4 스위칭수단(Q_4)의 턴온 기간에 상기 로드 커패시터(C_L)의 방전 전류($-I_L$)를 상기 인덕터(L_0)를 통해 입력받아 상기 제 4 스위칭수단(Q_4)으로 출력하는 제 4 다이오드(D_4)로 구성된다.

아울러, 본 발명의 제 1 실시예는 제 2 스위칭수단(Q_2)과 제 2 다이오드(D_2) 사이에 연결되어 로드 커패시터(C_L)가 V_o 에서

$$\frac{V_o}{2}$$

전압까지 방전되는 동안 서스테인 펄스 파형에 언더 슈트(under shoot)가 나타나는 것을 방지하고, 상기 로드 커패시터(C_L)가

$$\frac{V_o}{2}$$

전압까지 방전되면 상기 제 3 전압 유지수단(56)과 함께 상기 로드 커패시터(C_L)의 양단 전압(V_L)을

$$\frac{V_o}{2}$$

로 유지시키는 제 1 언더 슈트 방지수단(61)과, 상기 제 1 스위칭수단(Q_1)과 제 1 다이오드(D_1) 사이에 연결되어 상기 로드 커패시터(C_L)가

$$\frac{V_o}{2}$$

에서 0 전압까지 방전되는 동안에는 상기 서스테인 펄스 파형에 언더 슈트가 나타나는 것을 방지하고, 상기 로드 커패시터(C_L)가 0 전압까지 방전되면 상기 제 4 전압 유지수단(58)과 함께 상기 로드 커패시터(C_L)의 양단 전압(V_L)을 0 으로 유지시키는 제 2 언더 슈트 방지수단(62)과, 상기 제 4 스위칭수단(Q_4)과 제 4 다이오드(D_4) 사이에 연결되어 상기 로드 커패시터(C_L)가 0 에서

$$\frac{V_o}{2}$$

전압까지 충전되는 동안 상기 서스테인 펄스 파형에 오버 슈트(over shoot)가 나타나는 것을 방지하는 제 1 오버 슈트 방지수단(63)과, 상기 제 3 스위칭수단(Q_3)과 제 3 다이오드(D_3) 사이에 연결되어 상기 로드 커패시터(C_L)가

$$\frac{V_o}{2}$$

에서 V_o 전압까지 충전되는 동안 상기 서스테인 펄스 파형에 오버 슈트가 나타나는 것을 방지하는 제 2 오버 슈트 방지수단(64)이 구비되어 있다.

상기에서 제 1 언더 슈트 방지수단(61)은

$$\frac{V_o}{2}$$

전원과, 상기 제 2 스위칭수단(Q2)과 제 2 다이오드(D2) 사이에 캐소드가 연결된 제 5 다이오드(D5)와, 상기 제 5 다이오드(D5)의 애노드에 일단이 연결되고 상기

$$\frac{V_o}{2}$$

전원에 타단이 연결되어 로드 커패시터(C_L)가 V_O 에서

$$\frac{V_o}{2}$$

전압까지 방전되는 동안과 상기 로드 커패시터(C_L)의 양단 전압(V_L)이

$$\frac{V_o}{2}$$

로 유지되는 동안 턴온되는 제 5 스위칭수단(Q5)으로 구성된다.

상기 제 2 언더 슈트 방지수단(62)은 제 1 스위칭수단(Q1)과 제 1 다이오드(D1) 사이에 캐소드가 연결되고 애노드가 접지와 연결된 제 6 다이오드(D6)이다.

상기 제 1 오버 슈트 방지수단(63)은

$$\frac{V_o}{2}$$

전원과, 제 4 스위칭수단(Q4)과 제 4 다이오드(D4) 사이에 애노드가 연결된 제 7 다이오드(D7)와, 상기 제 7 다이오드(D7)의 캐소드에 일단이 연결되고 상기

$$\frac{V_o}{2}$$

전원에 타단이 연결되어 로드 커패시터(C_L)가 0 에서

$$\frac{V_o}{2}$$

전압까지 충전되는 동안 턴온되는 제 6 스위칭수단(Q6)으로 구성된다.

상기 제 2 오버 슈트 방지수단(64)은 V_O 전원과, 제 3 스위칭수단(Q3)과 제 3 다이오드(D3) 사이에 애노드가 연결되고 상기 V_O 전원에 캐소드가 연결된 제 8 다이오드(D8)로 구성된다.

또한, 상기 제 1 전압 유지수단(52)은

$$\frac{V_o}{2}$$

전원과, 출력단자(OUT)에 캐소드가 연결된 제 9 다이오드(D9)와, 상기 제 9 다이오드(D9)의 애노드에 일단이 연결되고 상기

$$\frac{V_o}{2}$$

전원에 타단이 연결되어 로드 커패시터(C_L)가 0 에서

$$\frac{V_o}{2}$$

전압까지 충전되면 턴온되는 제 7 스위칭수단(Q7)으로 구성된다.

상기 제 2 전압 유지수단(54)은 V_O 전원과, 출력단자(OUT)에 캐소드가 연결된 제 10 다이오드(D10)와, 상기 제 10 다이오드(D10)의 애노드에 일단이 연결되고 상기 V_O 전원에 타단이 연결되어 로드 커패시터(C_L)가

$$\frac{V_o}{2}$$

에서 V_O 전압까지 충전되면 턴온되는 제 8 스위칭수단(Q8)으로 구성된다.

상기 제 3 전압 유지수단(56)은

$$\frac{V_o}{2}$$

전원과, 출력단자(OUT)에 애노드가 연결된 제 11 다이오드(D11)와, 상기 제 11 다이오드(D11)의 캐소드에 일단이 연결되고 상기

$$\frac{V_o}{2}$$

전원에 타단이 연결되어 로드 커패시터(C_L)가 V_O 에서

$$\frac{V_o}{2}$$

전압까지 방전되면 턴온되는 제 9 스위칭수단(Q9)으로 구성된다.

상기 제 4 전압 유지수단(58)은 출력단자(OUT)에 애노드가 연결된 제 12 다이오드(D12)와, 상기 제 12 다이오드(D12)의 캐소드에 일단이 연결되고 타단이 접지와 연결되어 상기 로드 커패시터(C_L)가

$$\frac{V_o}{2}$$

에서 0 전압까지 방전되면 턴온되는 제 10 스위칭수단(Q10)으로 구성된다.

상기와 같이 구성된 본 발명의 제 1 실시예에 의한 3-스텝형 에너지 리커버리 시스템인 회로의 충전 및 방전 작용을 도 4를 참조하여 설명한다.

상기 도 4에는 출력단자(OUT)의 전압(V_{OUT}) 파형과, 인덕터(L0)에 흐르는 전류(I_L) 파형과, 그와 연계된 제 1 내지 10 스위칭수단(Q1 내지 Q10)의 스위칭 타이밍도가 각각 도시되어 있다.

먼저, 상기 3-스텝형 에너지 리커버리 시스템인 회로는 초기에 전체 시스템의 전원이 온되어 로드 커패시터(C_L)에서 여러번의 방전0 계속 일어나면 상기 로드 커패시터(C_L)의 방전 전류가 제 1, 2 에너지 리커버리 시스템인 구동부(50, 70)의 인덕터(L0)를 통해 각각의 제 1, 2 커패시터(C1, C2)측으로 전달되어 각각의 제 1 커패시터(C1)에는

$$\frac{V_o}{4}$$

전압이, 각각의 제 2 커패시터(C2)에는

$$\frac{3V_o}{4}$$

전압이 충전된다.

상기와 같이 제 1, 2 에너지 리커버리 시스템인 구동부(50, 70)의 제 1, 2 커패시터(C1, C2)에 각각

$$\frac{V_o}{4}$$

전압과

$$\frac{3V_o}{4}$$

전압이 충전되면 적정 시기에 3-스텝형 에너지 리커버리 시스템인 회로와 로드 커패시터(C_L)간의 충전 및 방전 작용이 주기적으로 이루어져 AC 플라즈마 디스플레이 패널의 에너지 리커버리 시스템인 구동이 수행된다.

아울러, 상기 3-스텝형 에너지 리커버리 시스템인 회로와 로드 커패시터(C_L)간에 이루어지는 충전 및 방전 작용의 1 주기는 서로 다른 작용을 하는 8개의 기간(T1 내지 T8)으로 구분된다.

<T1 기간>T1 기간은 제 1, 2 에너지 리커버리 시스템인 구동부(50, 70)의 제 1 커패시터(C1)가 방전하여 그 방전 에너지가 로드 커패시터(C_L)에 1차로 충전되는 기간으로서, 제 1, 2 에너지 리커버리 시스템인 구동부(50, 70)의 제 1 스위칭수단(Q1)과 제 6 스위칭수단(Q6)만 동시에 턴온되고 나머지 스위칭수단들(Q2 내지 Q5, Q7 내지 Q10)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 시스템인 구동부(50, 70)의 제 1 스위칭수단(Q1)이 턴온되면 각각의 제 1 커패시터(C1)에 충전되어 있던

$$\frac{V_o}{4}$$

전압이 방전되면서 제 1 스위칭수단(Q1)과 제 1 다이오드(D1)와 인덕터(L0)를 통해 로드 커패시터(C_L)측으로 방전 전류(I_L)가 흐르게 되고, 결국 로드 커패시터(C_L)는 제 1, 2 에너지 리커버리 시스템인 구동부(50, 70)로부터 각각 공급되는 방전 전류(I_L)에 의해 T1 기간동안

$$\frac{V_o}{2}$$

전압까지 충전된다.

따라서, T1 기간에는 도 4에 도시된 바와 같이 출력단자(OUT)에 0 에서

$$\frac{V_o}{2}$$

전압까지 상승하는 파형 즉, 시스템인 펄스의 1차 상승구간이 나타난다.

아울러, 상기 제 1 스위칭수단(Q1)과 동시에 제 6 스위칭수단(Q6)이 턴온되면 상기 제 1 커패시터(C1)의 방전시 출력단자(OUT)에 피형의 오버 슈트(

$$\frac{V_o}{2}$$

를 초과하는 전압)가 나타날 경우 상기 오버 슈트가 제 1 오버 슈트 방지수단(63)의 제 7 다이오드(D7)와 제 6 스위칭수단(Q6)을 거쳐

$$\frac{V_o}{2}$$

전원에 흡수됨으로써 상기 파형의 오버 슈트가 억제된다.

<T2 기간>T2 기간은 T1 기간 이후 로드 커패시터(C_L)의 양단 전압(V_L)이

$$\frac{V_o}{2}$$

로 유지되어 상기 로드 커패시터(C_L)에

$$\frac{V_o}{2}$$

전압이 계속 충전되는 기간으로서, 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 7 스위칭수단(Q7)만 턴온되고 나머지 스위칭수단들(Q1 내지 Q6, Q8 내지 Q10)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 7 스위칭수단(Q7)이 턴온되면

$$\frac{V_o}{2}$$

전원의 전압이 제 7 스위칭수단(Q7)과 제 9 다이오드(D9)를 거쳐 출력단자(OUT)에 공급됨으로써 로드 커패시터(C_L)에는

$$\frac{V_o}{2}$$

전압이 계속 충전된다.

즉, T2 기간에는 제 1 커패시터(C_1)의 양단 전압(V_1)이 로드 커패시터(C_L)의 양단 전압(V_L)보다 낮아 인덕터(L0)에는 더 이상 방전 전류(I_L)가 흐르지 않는다. 따라서, 상기 로드 커패시터(C_L)

(C_L)의 지속 충전을 위해서는 T2 기간동안

$$\frac{V_o}{2}$$

전원의 전압이 출력단자(OUT)에 공급되어야 한다.

아울러, T2 기간에는 도 4에 도시된 바와 같이 출력단자(OUT)에

$$\frac{V_o}{2}$$

전압으로 홀딩된 파형 즉, 서스테인 펄스의

$$\frac{V_o}{2}$$

전압 지속구간이 나타난다.

<T3 기간>T3 기간은 T2 기간 이후 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 2 커패시터(C_2)가 방전하여 그 방전 에너지가 이미

$$\frac{V_o}{2}$$

전압까지 충전되어 있는 로드 커패시터(C_L)에 충전되는 기간으로서, 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 2 스위칭수단(Q2)만 턴온되고 나머지 스위칭수단들(Q1, Q3 내지 Q10)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 2 스위칭수단(Q2)이 턴온되면 각각의 제 2 커패시터(C_2)에 충전되어 있던

$$\frac{3V_o}{4}$$

전압이 방전되면서 제 2 스위칭수단(Q4)과 제 2 다이오드(D2)와 인덕터(L0)를 통해 로드 커패시터(C_L)측으로 방전 전류(I_L)가 흐르게 되고, 결국 로드 커패시터(C_L)는 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)로부터 각각 공급되는 방전 전류(I_L)에 의해 T3 기간동안 V_o 전압까지 충전된다.

따라서, T3 기간에는 도 4에 도시된 바와 같이 출력단자(OUT)에

$$\frac{V_o}{2}$$

전압에서 V_o 전압까지 상승하는 파형 즉, 서스테인 펄스의 2차 상승구간이 나타난다.

한편, 상기 제 2 커패시터(C_2)의 방전시 출력단자(OUT)에 파형의 오버 슈트(V_o 를 초과하는 전압)가 나타나면 상기 오버 슈트가 제 2 오버 슈트 방지수단(64)의 제 8 다이오드(D8)를 거쳐 V_o 전원에 흡수됨으로써 파형의 오버 슈트가 억제된다.

<T4 기간>T4 기간은 T3 기간 이후 로드 커패시터(C_L)의 양단 전압(V_L)이 V_o 로 유지되어 상기 로드 커패시터(C_L)에 V_o 전압이 계속 충전되는 기간으로서, 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 8 스위칭수단(Q8)만 턴온되고 나머지 스위칭수단들(Q1 내지 Q7, Q9, Q10)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 8 스위칭수단(Q8)이 턴온되면 V_o 전원의 V_o 전압이 제 8 스위칭수단(Q8)과 제 10 다이오드(D10)를 거쳐 출력단자(OUT)에 공급됨으로써 상기 로드 커패시터(C_L)에는 V_o 전압이 계속 충전된다.

즉, T4 기간에는 제 2 커패시터(C2)의 양단 전압(V2)이 로드 커패시터(C_L)의 양단 전압(V_L)보다 낮아 인덕터(L0)에는 더 이상 방전 전류(I_L)가 흐르지 않는다. 따라서, 상기 로드 커패시터(C

)의 지속 충전을 위해서는 V_O 전원의 전압이 출력단자(OUT)에 공급되어야 한다.

따라서, T4 기간에는 도 4에 도시된 바와 같이 출력단자(OUT)에 V_O 전압으로 홀딩된 파형 즉, 서스테인 펄스의 V_O 전압 지속구간이 나타난다.

<T5 기간>T5 기간은 T4 기간 이후 로드 커패시터(C_L)가 1차로 방전되어 그 에너지가 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 2 커패시터(C2)에 각각 충전되는 기간으로서, 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 3 스위칭수단(Q3)과 제 5 스위칭수단(Q5)만 턴온되고 나머지 스위칭수단들(Q1, Q2, Q4, Q6 내지 Q10)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 3 스위칭수단(Q3)이 턴온되면 로드 커패시터(C_L)에 충전되어 있던 V_O 전압이 방전되면서 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 인덕터(L0)와 제 3 다이오드(D3)와 제 3 스위칭수단(Q3)을 통해 각각의 제 2 커패시터(C2)측으로 방전 전류(-I_L)가 흐르게 되고, 결국 각각의 제 2 커패시터(C2)에는 로드 커패시터(C_L)로부터 공급되는 방전 전류(-I_L)에 의해 T5 기간동안

$$\frac{3V_o}{4}$$

전압이 충전된다.

따라서, T5 기간에는 도 4에 도시된 바와 같이 출력단자(OUT)에 V_O 에서

$$\frac{V_o}{2}$$

전압까지 하강하는 파형 즉, 서스테인 펄스의 1차 하강구간이 나타난다.

아울러, 상기 제 3 스위칭수단(Q3)과 동시에 제 5 스위칭수단(Q5)이 턴온되면 로드 커패시터(C_L)의 방전시 출력단자(OUT)에 파형의 언더 슈트(

$$\frac{V_o}{2}$$

미만인 전압)가 나타날 경우 제 1 언더 슈트 방지수단(61)의

$$\frac{V_o}{2}$$

전원의 전압이 제 5 스위칭수단(Q5)과 제 5 다이오드(D5)를 거쳐 강제로 공급됨으로써 파형의 언더 슈트가 억제된다.

<T6 기간>T6 기간은 T5 기간 이후 로드 커패시터(C_L)의 양단 전압(V_L)이

$$\frac{V_o}{2}$$

로 유지되는 기간으로서, 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 5 스위칭수단(Q5)과 제 9 스위칭수단(Q9)만 동시에 턴온되고 나머지 스위칭수단들(Q1 내지 Q4, Q6 내지 Q8, Q10)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 5 스위칭수단(Q5)과 제 9 스위칭수단(Q9)이 동시에 턴온되면 제 1 언더 슈트 방지수단(61)과 제 3 전압 유지수단(56)에 의해 출력단자(OUT)의 전압이

$$\frac{V_o}{2}$$

로 유지됨으로써 로드 커패시터(C_L)의 양단 전압(V_L)이

$$\frac{V_o}{2}$$

로 유지된다.

이 때, 상기 로드 커패시터(C_L)의 양단 전압(V_L)은 제 2 커패시터(C2)의 양단 전압(V2)보다 낮기 때문에 인덕터(L0)에는 더 이상 방전 전류(-I_L)가 흐르지 않는다.

아울러, T6 기간에는 도 4에 도시된 바와 같이 출력단자(OUT)에

$$\frac{V_o}{2}$$

전압으로 홀딩된 파형 즉, 서스테인 펄스의

$$\frac{V_o}{2}$$

전압 지속구간이 나타난다.

<T7 기간>T7 기간은 T6 기간 이후 로드 커패시터(C_L)가 2차로 방전하여 그 에너지가 제 1, 2 에너지 리커버리 서스테인 구동부(50,

70)의 제 1 커패시터(C1)에 각각 충전되는 기간으로서, 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 4 스위칭수단(Q4)만 턴온되고 나머지 스위칭수단들(Q1 내지 Q3, Q5 내지 Q10)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 4 스위칭수단(Q4)이 턴온되면 로드 커패시터(C_L)에 남아 있는

$$\frac{V_o}{2}$$

전압이 방전되면서 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 인덕터(L0)와 제 4 다이오드(D4)와 제 4 스위칭수단(Q4)을 통해 각각의 제 1 커패시터(C1)측으로 방전 전류($-I_L$)가 흐르게 되고, 결국 각각의 제 1 커패시터(C1)에는 로드 커패시터(C_L)로부터 각각 공급되는 방전 전류($-I_L$)에 의해 T7 기간동안

$$\frac{V_o}{4}$$

전압이 충전된다.

따라서, T7 기간에는 도 4에 도시된 바와 같이 출력단자(OUT)에

$$\frac{V_o}{2}$$

에서 0 전압까지 하강하는 파형 즉, 서스테인 펄스의 2차 하강구간이 나타난다.

아울러, 상기 로드 커패시터(C_L)의 방전시 출력단자(OUT)에 파형의 언더 슈트 (0 미만인 전압)가 나타나면 제 2 언더 슈트 방지수단(62)의 제 6 다이오드(D6)를 통해 0 전압이 강제로 공급됨으로써 파형의 언더 슈트가 억제된다.

<T8 기간>T8 기간은 T7 기간 이후 로드 커패시터(C_L)의 양단 전압(V_L)이 0 으로 유지되는 기간으로서, 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 10 스위칭수단(Q10)만 턴온되고 나머지 스위칭수단들(Q1 내지 Q9)은 오프상태로 유지된다.

상기에서 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 10 스위칭수단(Q10)이 턴온되면 제 2 언더 슈트 방지수단(62)과 제 4 전압 유지수단(58)에 의해 출력단자(OUT)의 전압이 0 으로 유지됨으로써 로드 커패시터(C_L)의 양단 전압(V_L)이 0 으로 유지된다.

이 때, 상기 로드 커패시터(C_L)의 양단 전압(V_L)은 제 1 커패시터(C1)의 양단 전압(V_1)보다 낮기 때문에 상기 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 인덕터(L0)에는 더 이상 방전 전류($-I_L$)가 흐르지 않는다.

아울러, T8 기간에는 도 4에 도시된 바와 같이 출력단자(OUT)에 0 전압으로 홀딩된 파형 즉, 서스테인 펄스의 0 전압 지속구간이 나타난다.

결과적으로 T1 기간에서 T8 기간동안 AC 플라즈마 디스플레이 패널의 로드 커패시터(C_L)에 공급되는 서스테인 파형의 기본 형태는 도 4에 도시된 출력단자(OUT)의 전압(V_{OUT}) 파형에서 알 수 있듯이 구형 펄스이고, 상기 구형 펄스의 1, 2차 상승구간(T1, T3)과 1, 2차 하강구간(T5, T7)에는 인덕터(L0)의 인덕턴스와, 로드 커패시터(C_L)의 커패시턴스와, 제 1 커패시터(C1) 또는 제 2 커패시터(C2)의 커패시턴스에 의해 결정되는 공진 주파수로 발전하는 사인파의 세그먼트가 각각 나타난다.

상기와 같이 본 발명의 제 1 실시예에는 제 1, 2 에너지 리커버리 서스테인 구동부(50, 70)의 제 1, 2 커패시터(C1, C2)에 로드 커패시터(C_L)의 방전 에너지를 1:3 비율로 나누어 저장시키고, 상기 제 1, 2 커패시터(C1, C2)에 저장된 에너지를 이용하여 1, 2차에 걸쳐 로드 커패시터(C_L)를 충전시킴으로써 패널의 서스테인 구동시 종래 기술의 2-스텝형 에너지 리커버리 서스테인 회로보다 전력 소모가 적다.

즉, 본 발명의 제 1 실시예와 같이 에너지 리커버리 서스테인 회로를 다단(multi-step)으로 구성하여 외부 용량의 전위를 낮추면 패널의 서스테인 구동시 저 소비 전력화가 가능해진다.

아울러, 본 발명의 제 1 실시예가 종래 기술의 2-스텝형 에너지 리커버리 서스테인 회로와 같이 주파수 f_0 로 구동될 경우 그 소비 전력은 $P = 2C_L(\frac{V_o}{4})^2 f_0$ 이 되고, 이는 종래 기술의 소비 전력 $P = C_L(\frac{V_o}{2})^2 f_0$ 에 비해 줄어든 값을 알 수 있다(단, C_L : 로드 커패시터의 커패시턴스, V_o : 서스테인 구동 전압, f_0 : 구동 주파수).

$$\frac{V_o}{4}$$

$$)^2 f_0 \text{ 이 되고, 이는 종래 기술의 소비 전력 } P = C_L(\frac{V_o}{2})^2 f_0 \text{ 에 비해 줄어든 값을 알 수 있다(단, } C_L \text{: 로드 커패시터의 커패시턴스, } V_o \text{: 서스테인 구동 전압, } f_0 \text{: 구동 주파수).}$$

$$\frac{V_o}{2}$$

$$)^2 f_0 \text{ 에 비해 줄어든 값을 알 수 있다(단, } C_L \text{: 로드 커패시터의 커패시턴스, } V_o \text{: 서스테인 구동 전압, } f_0 \text{: 구동 주파수).}$$

<제 2 실시예>한편, 상기 AC 플라즈마 디스플레이 패널의 부하 즉, 로드 커패시터의 커패시턴스는 패널을 이루고 있는 복수개의 셀 중 어드레스 방전이 일어나 화상이 표시되는 셀의 개수 증감에 따라 그 값이 변하게 되고, 상기 로드 커패시터의 커패시턴스가 변하면 서스테인 펄스 파형의 상승시간과 하강시간을 결정하는 공진 주파수가 변하게 되어 결국 각 서스테인 펄스의 상승구간과 하강구간에 나타나는 파형의 기울기가 서로 달라지게 된다.

상기와 같이 각 서스테인 펄스의 형태가 일정하지 않으면 AC 플라즈마 디스플레이 패널의 방전 특성이 달라지게 되어 오동작이 유발되고, 아울러 에너지 리커버리 서스테인 회로 자체의 동작에도 이상이 발생하여 효율적인 에너지 손실 저감 작용이 이루어지지 않는다.

따라서, 본 발명의 제 2 실시예에는 도 5에 도시된 바와 같이 본 발명의 제 1 실시예의 구성에 로드 커패시터의 커패시턴스 변화에 관계없이 출력단자에 나타나는 각 서스테인 펄스의 형태를 일정하게 하는 구성요소 즉, 아날로그 화상 데이터를 디지털화하여 출력하는 아날로그/디지털 변환부(81)와, 상기 아날로그/디지털 변환부(81)에서 출력되는 디지털 화상 데이터를 구동방식에 따라 라인별, 필드별 또는 프레임별로 저장하는 메모리부(82)와, 상기 메모리부(82)에 저장된 디지털 화상 데이터 중 어드레스 방전을 일으킬 수 있는 비트 즉, 논리 "하이(high)"값을 가지는 비트의 개수를 감지하는 디지털 화상 데이터 감지부(83)와, 상기 디지털 화상 데이터 감지부(83)에서 감지된 비트의 개수에 따라 로드 커패시터(도시되지 않음)의 커패시턴스를 판단한 다음 그 값에 대해 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량(I_L , $-I_L$)을 선형적으로 보상하여 상기 로드 커패시터의 커패시턴스 변화에 관계없이 서스테인 펄스의 상승시간과 하강시간을 일정하게 하는 에너지 보상부(84)를 더 포함하여 구성된다.

상기에서 에너지 보상부(84)는 제 1, 2 에너지 리커버리 서스테인 구동부의 인덕터(L0)와 직렬로 연결되어 스위칭 작동을 하는 스위칭수단(CON1)과, 디지털 화상 데이터 감지부(83)에서 감지된 비트의 개수에 따라 로드 커패시터의 커패시턴스를 판단한 다음 상기 스위칭수단(CON1)의 턴온 시간이 상기 로드 커패시터의 커패시턴스에 비례하도록 상기 스위칭수단(CON1)의 스위칭 작동을 제어하여 상기 제 1, 2 에너지 리커버리 서스테인 구동부와 상기 로드 커패시터간에 흐르는 전류량(I_L , $-I_L$)을 제어하는 제어수단(84a)으로 구성된다.

상기와 같이 구성된 본 발명의 제 2 실시예의 효율적인 에너지 손실 저감 작용을 설명하면 다음과 같다.

먼저, 아날로그/디지털 변환부(81)는 외부로부터 입력되는 아날로그 화상 데이터를 디지털화하여 디지털 화상 데이터를 출력하고, 상기 디지털 화상 데이터는 AC 플라즈마 디스플레이 패널의 구동방식에 따라 메모리부(82)에 라인별, 필드별(서브 필드 방식으로 구동될 경우) 또는 프레임별(서브 프레임 방식으로 구동될 경우)로 저장된다.

상기에서 메모리부(82)에 일정량의 디지털 화상 데이터가 저장되면 디지털 화상 데이터 감지부(83)는 상기 메모리부(82)에 저장된 일정량의 디지털 화상 데이터 중 어드레스 방전을 일으킬 수 있는 비트 즉, 논리 "하이"값을 가지는 비트의 개수를 감지하고, 에너지 보상부(84)의 제어수단(84a)은 상기 디지털 화상 데이터 감지부(83)에서 감지된 비트의 개수를 읽어 들여 로드 커패시터의 커패시턴스를 판단한다.

그 후, 상기 메모리부(82)에 저장된 일정량의 디지털 화상 데이터가 패널에 공급되어 패널의 복수개 셀 중 일부 셀에서 어드레스 방전이 일어난 다음 그 어드레스 방전이 유지되어야 하는 기간에 즉, 서스테인 구동시 에너지 보상부(84)의 제어수단(84a)은 로드 커패시터의 커패시턴스에 따라 스위칭수단(CON1)의 턴온 시간을 제어하여 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량(I_L , $-I_L$)을 제어한다.

좀더 구체적으로 설명하면 에너지 보상부(84)의 제어수단(84a)은 로드 커패시터의 커패시턴스가 이전의 값보다 크면 상기 로드 커패시터가 충전 또는 방전할 때 스위칭수단(CON1)의 턴온 시간을 이전보다 앞당겨 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량(I_L , $-I_L$)을 소정량 증가시키고, 상기 로드 커패시터의 커패시턴스가 이전보다 작으면 상기 스위칭수단(CON1)의 턴온 시간을 이전보다 늦추어 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량(I_L , $-I_L$)을 소정량 감소시킨다.

따라서, 상기 AC 플라즈마 디스플레이 패널의 부하 변동 즉, 로드 커패시터의 커패시턴스 변화에 관계없이 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량(I_L , $-I_L$)은 항상 일정하게 유지되어 각 서스테인 펄스의 상승시간과 하강시간 역시 일정하게 되고, 그로 인해 패널의 서스테인 구동시 에너지 손실 저감 효율이 극대화되는 동시에 패널의 서스테인 구동이 안정화된다.

<제 3 실시예>본 발명의 제 3 실시예에는 본 발명의 제 2 실시예와 같이 제 1, 2 에너지 리커버리 서스테인 구동부, 아날로그/디지털 변환부, 메모리부, 디지털 화상 데이터 감지부 및 에너지 보상부로 구성되나, 상기 에너지 보상부가 제 2 실시예와 다르게 구성된 실시예이다.

즉, 본 발명의 제 3 실시예에는 도 6에 도시된 바와 같이 에너지 보상부(94)가 제 1, 2 에너지 리커버리 서스테인 구동부의 인덕터(L0)와 상호 병렬로 연결된 4개의 보상용 인덕터(L1, L2, L3, L4)와, 상기 보상용 인덕터(L1 내지 L4)에 각각 직렬로 연결되어 스위칭 작동을 하는 4개의 스위칭수단(CON1, CON2, CON3, CON4)과, 디지털 화상 데이터 감지부(도시되지 않음)에서 감지된 비트의 개수에 따라 로드 커패시터(도시되지 않음)의 커패시턴스를 판단한 다음 상기 인덕터(L0)와 보상용 인덕터(L1 내지 L4)의 합성 인덕턴스가 상기 로드 커패시터의 커패시턴스에 반비례하도록 상기 각 스위칭수단(CON1 내지 CON4)의 스위칭 작동을 제어하여 로드 커패시터의 충전 및 방전시 제 1, 2 에너지 리커버리 서스테인 구동부와 상기 로드 커패시터간에 흐르는 전류량(I_L , $-I_L$)을 제어하는 제어수단(94a)으로 구성된다.

상기와 같이 구성된 본 발명의 제 3 실시예의 효율적인 에너지 손실 저감 작용을 설명하면 다음과 같다.

먼저, 아날로그/디지털 변환부(도시되지 않음)는 외부로부터 입력되는 아날로그 화상 데이터를 디지털화하여 디지털 화상 데이터를 출력하고, 상기 디지털 화상 데이터는 AC 플라즈마 디스플레이 패널의 구동방식에 따라 메모리부(도시되지 않음)에 라인별, 필드별(서브 필드 방식으로 구동될 경우) 또는 프레임별(서브 프레임 방식으로 구동될 경우)로 저장된다.

상기에서 메모리부에 일정량의 디지털 화상 데이터가 저장되면 디지털 화상 데이터 감지부(도시되지 않음)는 상기 메모리부에 저장된 일정량의 디지털 화상 데이터 중 어드레스 방전을 일으킬 수 있는 비트 즉, 논리 "하이"값을 가지는 비트의 개수를 감지하고, 에너지 보상부(94)의 제어수단(94a)은 상기 디지털 화상 데이터 감지부에서 감지된 비트의 개수를 읽어 들여 로드 커패시터의 커패시턴스를

판단한다.

그 후, 상기 메모리부에 저장된 일정량의 디지털 화상 데이터가 패널에 공급되어 패널을 이루고 있는 복수개의 셀 중 일부 셀에서 어드레스 방전이 일어난 다음 그 어드레스 방전이 유지되어야 하는 기간에 즉, 서스테인 구동시 에너지 보상부(94)의 제어수단(94a)은 로드 커패시터의 커패시턴스에 따라 제 1 내지 4 스위칭수단(CON1 내지 CON4)의 온/오프를 제어하여 인덕터(L0)와 보상용 인덕터(L1 내지 L4)에 의한 합성 인덕턴스를 조절함으로써 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량(I_L , $-I_L$)을 제어한다.

좀더 구체적으로 설명하면 에너지 보상부(94)의 제어수단(94a)은 로드 커패시터의 커패시턴스가 이전보다 증가하였으면 인덕터(L0)와 4개의 보상용 인덕터(L1 내지 L4)에 의한 합성 인덕턴스가 커패시턴스의 증가량만큼 감소하도록 제 1 내지 4 스위칭수단(CON1 내지 CON4)의 온/오프를 각각 적절하게 제어하고, 상기 로드 커패시터의 커패시턴스가 이전보다 감소하였으면 합성 인덕턴스가 커패시턴스의 감소량만큼 증가하도록 역시 제 1 내지 4 스위칭수단(CON1 내지 CON4)의 온/오프를 각각 적절하게 제어한다.

따라서, 상기 AC 플라즈마 디스플레이 패널의 부하 변동 즉, 로드 커패시터의 커패시턴스 변화에 관계없이 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량(I_L , $-I_L$)은 항상 일정하게 유지되어 본 발명의 제 2 실시예와 마찬가지로 각 서스테인 펄스의 상승시간과 하강시간 역시 일정하게 되고, 그로 인해 패널의 서스테인 구동시 에너지 손실 저감 효율이 극대화되는 동시에 패널의 서스테인 구동이 안정화된다.

즉, 상기 제 1, 2 에너지 리커버리 서스테인 구동부에 포함된 제 1 커패시터의 커패시턴스를 C1, 제 2 커패시터의 커패시턴스를 C2, 합성 인덕턴스를 L_T , 로드 커패시터의 커패시턴스를 C_L 이라 할 경우 상기 서스테인 펄스의 1차 상승시간은

$$\sqrt{L_T \times (C_L + C1)}$$

에 비례하고, 2차 상승시간은

$$\sqrt{L_T \times (C_L + C2)}$$

에 비례하므로 로드 커패시터의 커패시턴스 변화에 따라 합성 인덕턴스를 적절하게 가변시킬 경우 모든 서스테인 펄스의 상승시간을 일정하게 할 수 있다(각 서스테인 펄스의 하강시간도 같은 원리가 적용된다).

아울러, 상기 인덕터(L0)와 병렬로 연결된 보상용 인덕터와 스위칭수단의 개수가 많을수록 그에 따른 합성 인덕턴스가 세밀하게 조절될 수 있어 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량 역시 정밀하게 제어할 수 있고, 그로 인해 에너지 손실 저감 효율이 더욱 향상된다.

발명의 효과

이와 같이 본 발명은 로드 커패시터의 방전 에너지를 일시 저장하는 커패시터를 다수개 구비하여 로드 커패시터를 여러번에 걸쳐 충전시키기 때문에 패널의 서스테인 구동시 종래 기술보다 소비 전력이 절감된다.

아울러, 본 발명은 패널의 서스테인 구동시 로드 커패시터와 주고받는 충전 및 방전 에너지를 로드 커패시터의 커패시턴스 변화에 대해 선형적으로 보상하는 구성요소를 구비하여 로드 커패시터의 커패시턴스 변화에 관계없이 패널에 일정한 형태의 서스테인 펄스 파형을 공급하기 때문에 에너지 손실의 저감 효율을 향상시킬 수 있고, 패널의 안정된 서스테인 구동을 가능하게 하는 효과가 있다.

(57)청구의 범위

청구항1

AC 플라즈마 디스플레이 패널의 로드 커패시터(load capacitor)에 V_0 전압의 서스테인 펄스를 공급하는 제 1, 2 에너지 리커버리(recovery) 서스테인 구동부로 구성된 에너지 리커버리 서스테인 회로에 있어서, 상기 제 1, 2 에너지 리커버리 서스테인 구동부는 각 상기 로드 커패시터와 연결된 출력단자와, 상기 출력단자를 통해 상기 로드 커패시터와 연결되어 공진회로를 형성하는 인덕터와,

$$\frac{V_0}{4}$$

전압을 충전 및 방전하는 제 1 커패시터와,

$$\frac{3V_0}{4}$$

전압을 충전 및 방전하는 제 2 커패시터와, 상기 제 1 커패시터와 인덕터 사이에 연결되어 상기 로드 커패시터가 0 에서

$$\frac{V_0}{2}$$

전압까지 충전되도록 상기 제 1 커패시터에 충전되어 있던

$$\frac{V_0}{4}$$

전압을 방전시키는 제 1 커패시터 방전수단과, 상기 출력단자에 연결되어 상기 로드 커패시터가

$$\frac{V_0}{2}$$

전압까지 충전되면 상기 로드 커패시터의 양단 전압을

$$\frac{V_o}{2}$$

로 유지시키는 제 1 전압 유지수단과, 상기 제 2 커패시터와 인덕터 사이에 연결되어 상기 로드 커패시터가

$$\frac{V_o}{2}$$

에서 V_o 전압까지 충전되도록 상기 제 2 커패시터에 충전되어 있던

$$\frac{3V_o}{4}$$

전압을 방전시키는 제 2 커패시터 방전수단과, 상기 출력단자에 연결되어 상기 로드 커패시터가 V_o 전압까지 충전되면 상기 로드 커패시터의 양단 전압을 V_o 로 유지시키는 제 2 전압 유지수단과, 상기 제 2 커패시터와 인덕터 사이에 연결되어 상기 로드 커패시터에 충전되어 있던 V_o 전압을

$$\frac{V_o}{2}$$

전압까지 1차 방전시켜 상기 제 2 커패시터에

$$\frac{3V_o}{4}$$

전압을 충전시키는 제 2 커패시터 충전수단과, 상기 출력단자에 연결되어 상기 로드 커패시터가

$$\frac{V_o}{2}$$

전압까지 방전되면 상기 로드 커패시터의 양단 전압을

$$\frac{V_o}{2}$$

로 유지시키는 제 3 전압 유지수단과, 상기 제 1 커패시터와 인덕터 사이에 연결되어 상기 로드 커패시터의 1차 방전 후 상기 로드 커패시터에 남아 있던

$$\frac{V_o}{2}$$

전압을 0 전압까지 2차 방전시켜 상기 제 1 커패시터에

$$\frac{V_o}{4}$$

전압을 충전시키는 제 1 커패시터 충전수단과, 상기 출력단자에 연결되어 상기 로드 커패시터가 0 전압까지 방전되면 상기 로드 커패시터의 양단 전압을 0 으로 유지시키는 제 4 전압 유지수단으로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항2

제 1 항에 있어서, 상기 제 1 커패시터 방전수단은 상기 제 1 커패시터에 일단이 연결되어 상기 로드 커패시터가 0 에서

$$\frac{V_o}{2}$$

전압까지 충전되는 동안 턴온(turn on)되는 제 1 스위칭수단과, 상기 제 1 스위칭수단의 타단에 애노드가 연결되고 상기 인덕터에 캐소드가 연결되어 상기 제 1 스위칭수단의 턴온 기간에 상기 제 1 커패시터의 방전 전류를 상기 제 1 스위칭수단을 통해 입력받아 상기 인덕터로 출력하는 제 1 다이오드로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항3

제 1 항에 있어서, 상기 제 2 커패시터 방전수단은 상기 제 2 커패시터에 일단이 연결되어 상기 로드 커패시터가

$$\frac{V_o}{2}$$

에서 V_o 전압까지 충전되는 동안 턴온되는 제 2 스위칭수단과, 상기 제 2 스위칭수단의 타단에 애노드가 연결되고 상기 인덕터에 캐소드가 연결되어 상기 제 2 스위칭수단의 턴온 기간에 상기 제 2 커패시터의 방전 전류를 상기 제 2 스위칭수단을 통해 입력받아 상기 인덕터로 출력하는 제 2 다이오드로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항4

제 1 항에 있어서, 상기 제 2 커패시터 충전수단은 상기 제 2 커패시터에 일단이 연결되어 상기 로드 커패시터가 V_o 에서

$$\frac{V_o}{2}$$

전압까지 방전되는 동안 턴온되는 제 3 스위칭수단과, 상기 제 3 스위칭수단의 타단에 캐소드가 연결되고 상기 인덕터에 애노드가 연결되어 상기 제 3 스위칭수단의 턴온 기간에 상기 로드 커패시터의 방전 전류를 상기 인덕터를 통해 입력받아 상기 제 3 스위칭수단으로 출력하는 제 3 다이오드로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항5

제 1 항에 있어서, 상기 제 1 커패시터 충전수단은 상기 제 1 커패시터에 일단이 연결되어 상기 로드 커패시터가

$$\frac{V_o}{2}$$

에서 0 전압까지 방전되는 동안 턴온되는 제 4 스위칭수단과, 상기 제 4 스위칭수단의 타단에 캐소드가 연결되고 상기 인덕터에 애노드가 연결되어 상기 제 4 스위칭수단의 턴온 기간에 상기 로드 커패시터의 방전 전류를 상기 인덕터를 통해 입력받아 상기 제 4 스위칭수단으로 출력하는 제 4 다이오드로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 시스템인 회로.

청구항6

제 3 항에 있어서, 상기 제 2 스위칭수단과 제 2 다이오드 사이에 연결되어 상기 로드 커패시터가 V_o 에서

$$\frac{V_o}{2}$$

전압까지 방전되는 동안 상기 서스테인 펄스 파형에 언더 슈트(under shoot)가 나타나는 것을 방지하고, 상기 로드 커패시터가

$$\frac{V_o}{2}$$

전압까지 방전되면 상기 제 3 전압 유지수단과 함께 상기 로드 커패시터의 양단 전압을

$$\frac{V_o}{2}$$

로 유지시키는 제 1 언더 슈트 방지수단을 더 포함하여 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 시스템인 회로.

청구항7

제 6 항에 있어서, 상기 제 1 언더 슈트 방지수단은

$$\frac{V_o}{2}$$

전원과, 상기 제 2 스위칭수단과 제 2 다이오드 사이에 캐소드가 연결된 제 5 다이오드와, 상기 제 5 다이오드의 애노드에 일단이 연결되고 상기

$$\frac{V_o}{2}$$

전원에 타단이 연결되어 상기 로드 커패시터가 V_o 에서

$$\frac{V_o}{2}$$

전압까지 방전되는 동안과 상기 로드 커패시터의 양단 전압이

$$\frac{V_o}{2}$$

로 유지되는 동안 턴온되는 제 5 스위칭수단으로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 시스템인 회로.

청구항8

제 2 항에 있어서, 상기 제 1 스위칭수단과 제 1 다이오드 사이에 연결되어 상기 로드 커패시터가

$$\frac{V_o}{2}$$

에서 0 전압까지 방전되는 동안에는 상기 서스테인 펄스 파형에 언더 슈트가 나타나는 것을 방지하고, 상기 로드 커패시터가 0 전압까지 방전되면 상기 제 4 전압 유지수단과 함께 상기 로드 커패시터의 양단 전압을 0 으로 유지시키는 제 2 언더 슈트 방지수단을 더 포함하여 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 시스템인 회로.

청구항9

제 8 항에 있어서, 상기 제 2 언더 슈트 방지수단은 상기 제 1 스위칭수단과 제 1 다이오드 사이에 캐소드가 연결되고 애노드가 접지와 연결된 제 6 다이오드인 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 시스템인 회로.

청구항10

제 5 항에 있어서, 상기 제 4 스위칭수단과 제 4 다이오드 사이에 연결되어 상기 로드 커패시터가 0 에서

$$\frac{V_o}{2}$$

전압까지 충전되는 동안 상기 서스테인 펄스 파형에 오버 슈트(over shoot)가 나타나는 것을 방지하는 제 1 오버 슈트 방지수단을 더 포함하여 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 시스템인 회로.

청구항11

제 10 항에 있어서,상기 제 1 오버 슈트 방지수단은

$$\frac{V_o}{2}$$

전원과, 상기 제 4 스위칭수단과 제 4 다이오드 사이에 애노드가 연결된 제 7 다이오드와, 상기 제 7 다이오드의 캐소드에 일단이 연결되고 상기

$$\frac{V_o}{2}$$

전원에 타단이 연결되어 상기 로드 커패시터가 0 에서

$$\frac{V_o}{2}$$

전압까지 충전되는 동안 턴온되는 제 6 스위칭수단으로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항12

제 4 항에 있어서,상기 제 3 스위칭수단과 제 3 다이오드 사이에 연결되어 상기 로드 커패시터가

$$\frac{V_o}{2}$$

에서 V_o 전압까지 충전되는 동안 상기 서스테인 펄스 파형에 오버 슈트가 나타나는 것을 방지하는 제 2 오버 슈트 방지수단을 더 포함하여 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항13

제 12 항에 있어서,상기 제 2 오버 슈트 방지수단은 V_o 전원과, 상기 제 3 스위칭수단과 제 3 다이오드 사이에 애노드가 연결되고 상기 V_o 전원에 캐소드가 연결된 제 8 다이오드로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항14

제 1 항에 있어서,상기 제 1 전압 유지수단은

$$\frac{V_o}{2}$$

전원과, 상기 출력단자에 캐소드가 연결된 제 9 다이오드와, 상기 제 9 다이오드의 애노드에 일단이 연결되고 상기

$$\frac{V_o}{2}$$

전원에 타단이 연결되어 상기 로드 커패시터가 0 에서

$$\frac{V_o}{2}$$

전압까지 충전되면 턴온되는 제 7 스위칭수단으로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항15

제 1 항에 있어서,상기 제 2 전압 유지수단은 V_o 전원과, 상기 출력단자에 캐소드가 연결된 제 10 다이오드와, 상기 제 10 다이오드의 애노드에 일단이 연결되고 상기 V_o 전원에 타단이 연결되어 상기 로드 커패시터가

$$\frac{V_o}{2}$$

에서 V_o 전압까지 충전되면 턴온되는 제 8 스위칭수단으로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항16

제 1 항에 있어서,상기 제 3 전압 유지수단은

$$\frac{V_o}{2}$$

전원과, 상기 출력단자에 애노드가 연결된 제 11 다이오드와, 상기 제 11 다이오드의 캐소드에 일단이 연결되고 상기

$$\frac{V_o}{2}$$

전원에 타단이 연결되어 상기 로드 커패시터가 V_o 에서

$$\frac{V_o}{2}$$

전압까지 방전되면 턴온되는 제 9 스위칭수단으로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항17

제 1 항에 있어서,상기 제 4 전압 유지수단은 상기 출력단자에 애노드가 연결된 제 12 다이오드와, 상기 제 12 다이오드의 캐소드에 일단이 연결되고 타단이 접지와 연결되어 상기 로드 커패시터가

$$\frac{V_0}{2}$$

에서 0 전압까지 방전되면 턴온되는 제 10 스위칭수단으로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항18

제 1 항에 있어서,아날로그 화상 데이터를 디지털화하여 출력하는 아날로그/디지털 변환부와, 상기 아날로그/디지털 변환부에서 출력되는 디지털 화상 데이터를 저장하는 메모리부와, 상기 메모리부에 저장된 디지털 화상 데이터 중 어드레스 방전을 일으킬 수 있는 비트의 개수를 감지하는 디지털 화상 데이터 감지부와, 상기 디지털 화상 데이터 감지부에서 감지된 비트의 개수에 따라 상기 로드 커패시터의 커패시턴스를 판단한 다음 그 값에 대해 상기 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량을 선형적으로 보상하여 상기 로드 커패시터의 커패시턴스 변화에 관계없이 상기 서스테인 펄스의 상승시간과 하강시간을 일정하게 하는 에너지 보상부를 더 포함하여 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항19

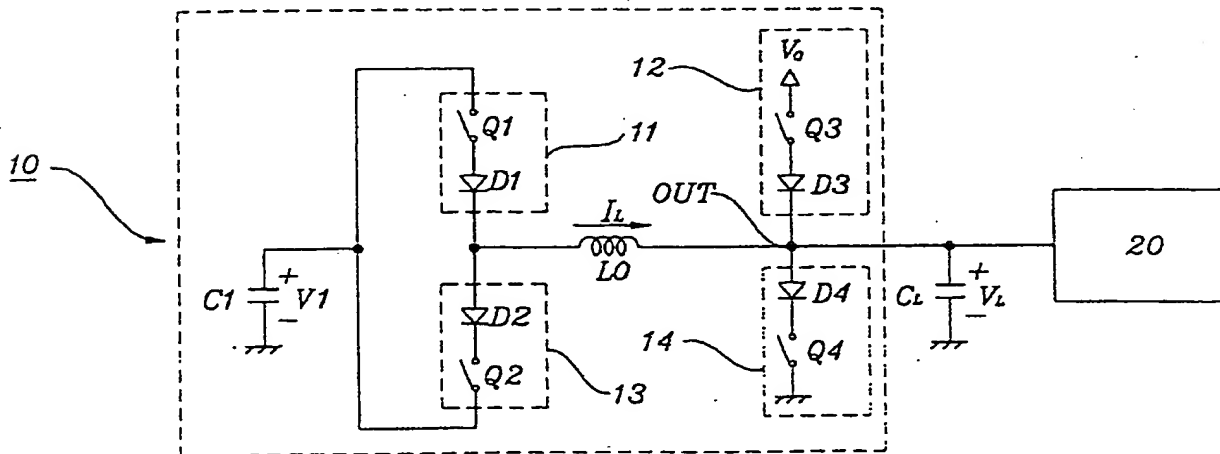
제 18 항에 있어서,상기 에너지 보상부는 상기 제 1, 2 에너지 리커버리 서스테인 구동부의 인덕터와 직렬로 연결되어 스위칭 작동을 하는 스위칭수단과, 상기 디지털 화상 데이터 감지부에서 감지된 비트의 개수에 따라 상기 로드 커패시터의 커패시턴스를 판단한 다음 상기 스위칭수단의 턴온 시간이 상기 로드 커패시터의 커패시턴스에 비례하도록 상기 스위칭 구동부의 스위칭 작동을 제어하여 상기 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량을 제어하는 제어수단으로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

청구항20

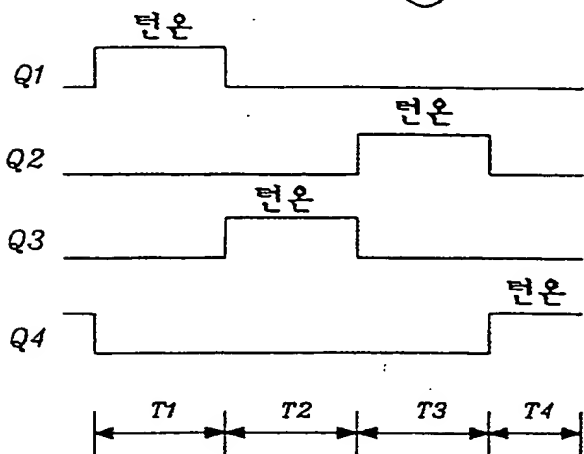
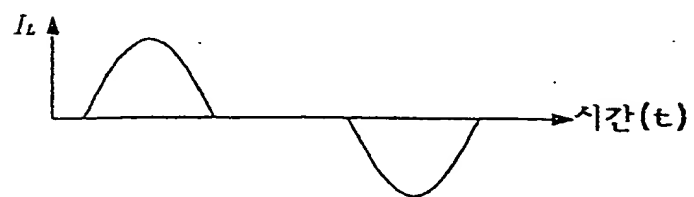
제 18 항에 있어서,상기 에너지 보상부는 상기 제 1, 2 에너지 리커버리 서스테인 구동부의 인덕터와 상호 병렬로 연결된 적어도 하나 이상의 보상용 인덕터와, 상기 보상용 인덕터에 각각 직렬로 연결되어 스위칭 작동을 하는 적어도 하나 이상의 스위칭수단과, 상기 디지털 화상 데이터 감지부에서 감지된 비트의 개수에 따라 상기 로드 커패시터의 커패시턴스를 판단한 다음 상기 인덕터와 보상용 인덕터의 합성 인덕턴스가 상기 로드 커패시터의 커패시턴스에 반비례하도록 상기 각 스위칭수단의 스위칭 작동을 제어하여 상기 제 1, 2 에너지 리커버리 서스테인 구동부와 로드 커패시터간에 흐르는 전류량을 제어하는 제어수단으로 구성된 것을 특징으로 하는 AC 플라즈마 디스플레이 패널을 위한 에너지 리커버리 서스테인 회로.

도면

도면1



도면2



도면3

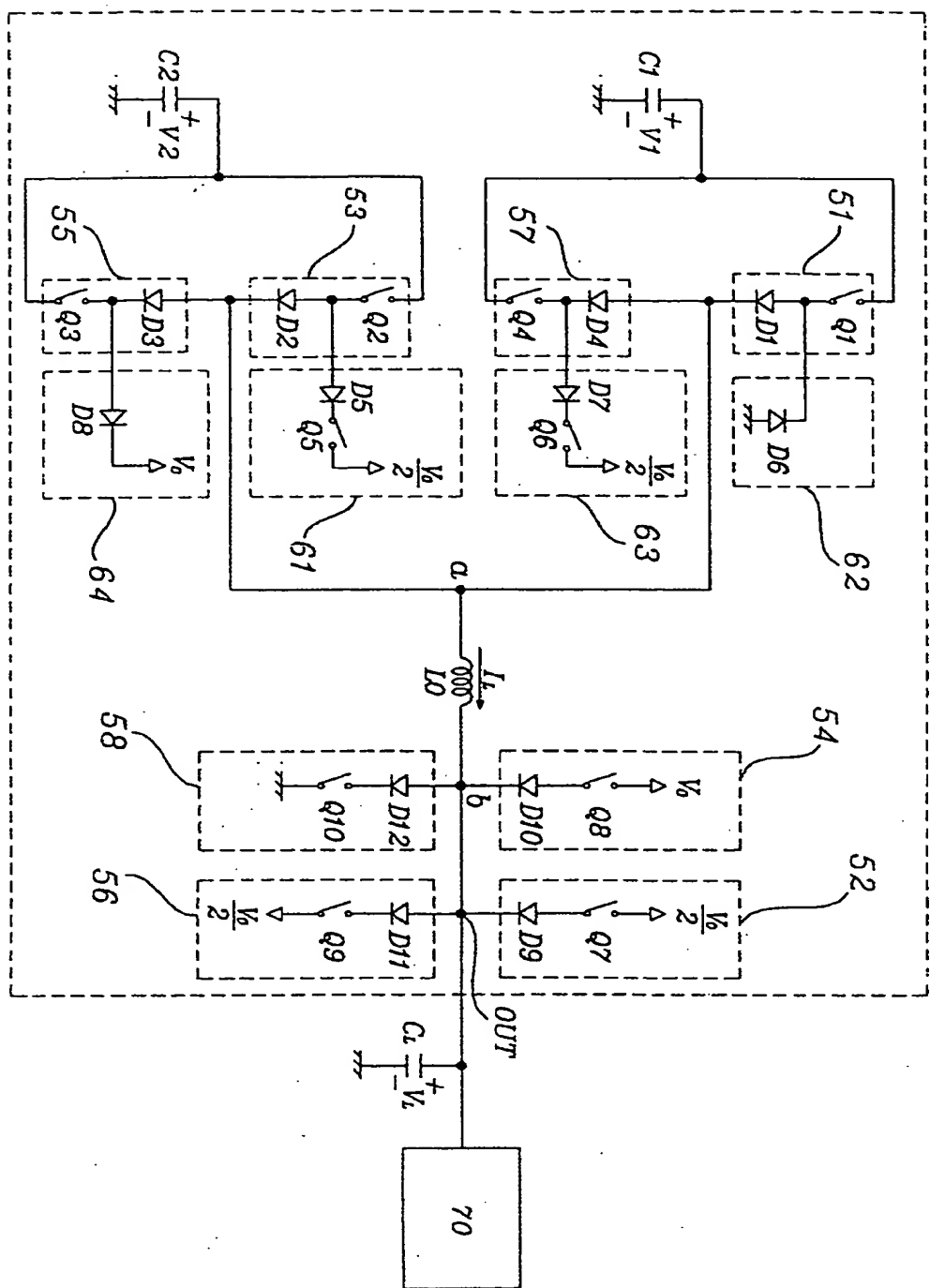
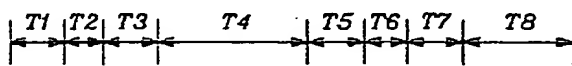
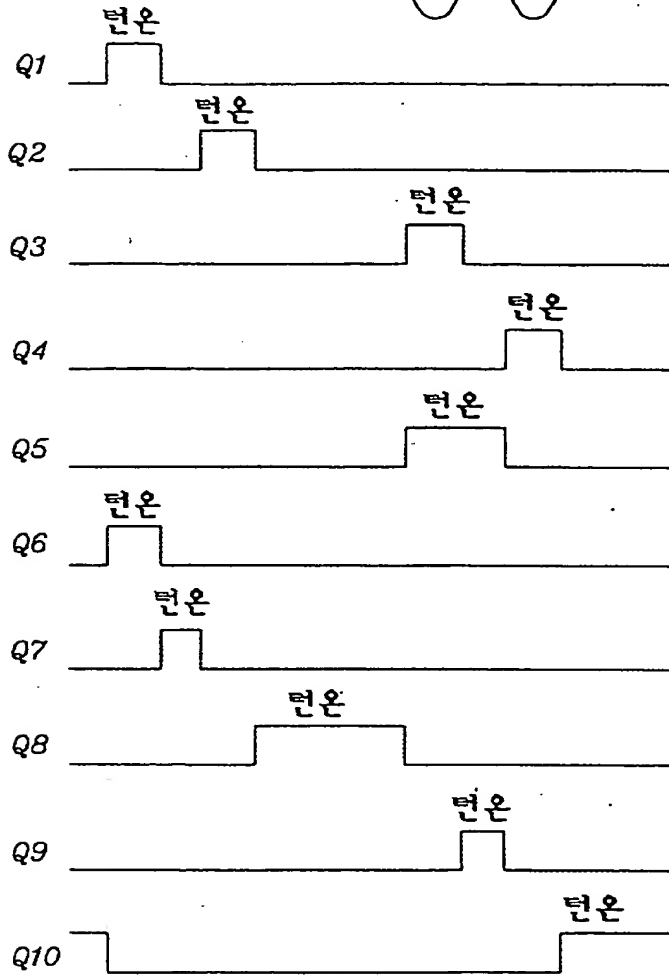
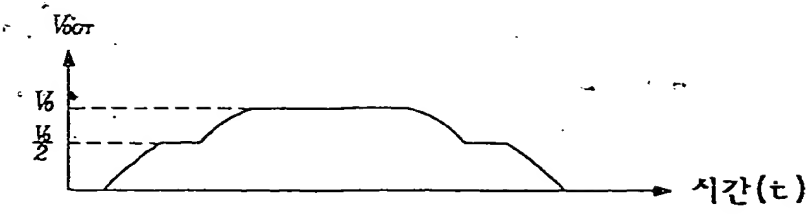
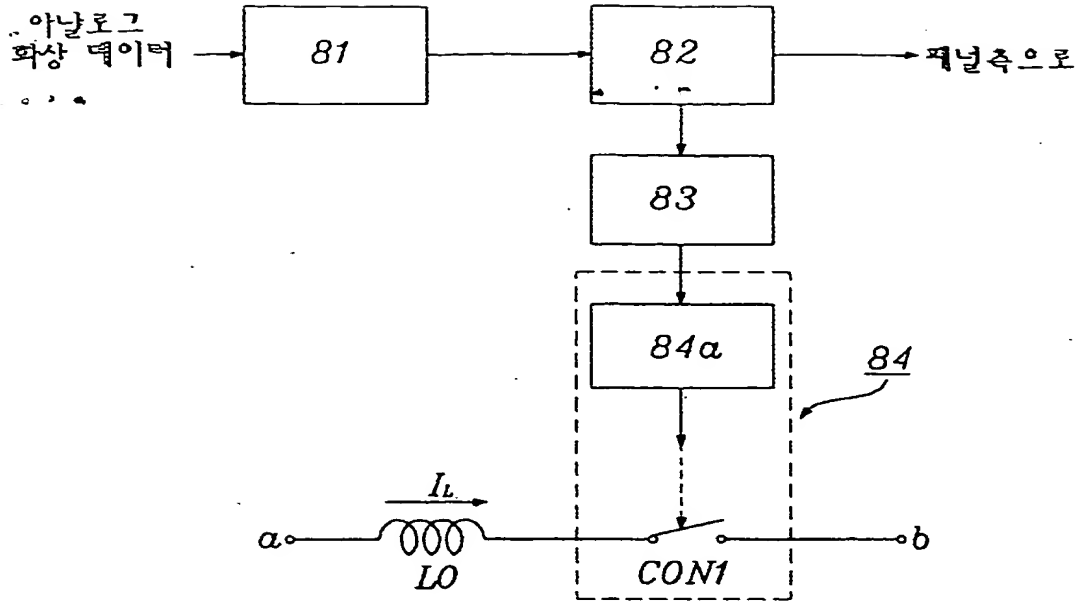


FIG. 4



도면5



도면6

